

Abschlußbericht des Verbundprojektes

**Qualifizierung des Underfillings für Flip-Chip-
Produktapplikationen in der Serienfertigung
- QUAPRO -**

Teilprojekt

**Prozesssicheres Fertigungskonzept für Sensoren mit
Flip-Chips on board**

Projektlaufzeit: 01.10.1999 – 30.06.2002

Pepperl + Fuchs GmbH

Produktion

Projektleitung / -bearbeitung: Dipl. Ing. Stefan Klein / Dipl. Ing. (FH) Gerhard Schäfer

Inhaltsverzeichnis des Teilprojektes „Prozesssicheres Fertigungskonzept für Sensoren mit Flip-Chips on board“ (Pepperl+Fuchs GmbH)

1	Zielstellung des Teilprojektes	4
2	Ausgangssituation	5
3	Meilenstein- und Arbeitsplan	5
3.1	Wissenschaftlich technische Arbeitsziele	5
3.2	Arbeitsinhalte	6
3.3	Zusammenarbeit mit anderen Stellen	7
4	Ergebnisse	7
4.1	Definition der Demonstratoren	7
4.2	Definition der Anforderungen an das Underfilling	12
4.3	Leiterplatten	13
4.4	Flip-Chip- und CSP-Layouts	13
4.5	Equipment	16
4.6	Versuchsdokumentation und Ergebnisse	17
4.6.1	Ergebnisse des zweiten und dritten Versuches	18
4.7	Funktionstestergebnisse und Interpretation	22
4.8	Underfill und Aushärtung	23
4.8.1	Preferierte Underfills.....	23
4.8.2	Freiheitsgrade für den Underfill-Prozess	24
4.8.3	Ultraschallmikroskopische Untersuchungen.....	25
4.9	Zuverlässigkeitsuntersuchungen	26
4.9.1	Prüfgegenstand.....	26
4.9.2	Prüfablauf.....	26
4.9.3	Prüfparameter.....	27
4.9.4	Schockanzahl, Ausfälle und Kommentar	27
5	Zusammenfassung	28
6	Anhang	29

Teilprojekt

Prozesssicheres Fertigungskonzept für Sensoren mit Flip-Chips on board

Pepperl + Fuchs GmbH

1 Zielstellung des Teilprojektes

Der Einsatz von neuen Packaging Technologien, wie die Flip-Chip-Technologie, könnte mittelständischen Unternehmen neue Marktpotentiale eröffnen. Diese Marktpotentiale sind:

- Miniaturisierung der elektronischen Baugruppen und damit des Endproduktes Sensor
- Reduktion von Fertigungsprozessen gegenüber der Chip and Wire Technologie
- Auf Grund der verminderten Anzahl von notwendigen Fertigungsprozessen ergibt sich eine Erhöhung der Prozesssicherheit
- Kostenreduktion gegenüber der konventionellen Chip and Wire Technologie mit Zielrichtung des Kostengleichstandes mit der konventionellen SMT-Technik

Diese Vorteile werden bereits von der Consumer-Industrie und der Großindustrie im großen Stil genutzt. Für den Bereich der mittelständischen Industrie gibt es relative große technologische und wirtschaftliche Einstiegsbarrieren. Folgend eine Auflistung der wichtigsten Einstiegsbarrieren:

- Fehlendes Know How über das Assembly, des Underfills und des Lötens in Serienproduktionen. Wissenschaftliche Ausarbeitung im Bereich des Laborbetriebes (manuelles Handling) sind nicht auf den Serienprozess 1 zu 1 übertragbar. Daraus resultiert ein enormes finanzielles Risiko speziell für mittelständische Unternehmen diese Technologie einzusetzen.
- Reale Kostenvergleiche des SMT kompatiblen Flip Chip Assembly Prozesses mit alternativen Technologien liegen für den mittelständischen Bereich nicht vor.
- Der SMT-kompatible Flip Chip Assembly Prozess ist ein wichtiger Schritt in Richtung Kostenreduktion. Der Nachweis wie auch die Grenzen dieses Prozesses in der Serienfertigung eines mittelständischen Unternehmens sind bisher noch nicht erbracht.
- Kommerziell erhältliches Equipment für den SMT kompatiblen Flip Chip Assembly Prozess wurde bisher noch nicht auf dessen Prozessfähigkeit abgeprüft.
- Generell muss die Prozesssicherheit der SMT kompatiblen Flip Chip Technologie auf organischen Trägermaterialien in Industrieapplikation (erweiterter Spezifikationen gegenüber der Consumer-Industrie) sichergestellt werden. Insbesondere die Funktion bzw. das Handling des Underfills gilt es genauer zu untersuchen.

Pepperl + Fuchs wird im Rahmen dieses Projektes versuchen den Nachweis zu erbringen, dass die SMT kompatible Flip Chip Technik für ein mittelständisches Unternehmen hinsichtlich der damit verbundenen Fertigungsprozesse beherrschbar und wirtschaftlich lohnend ist.

2 Ausgangssituation

Bereits gegen Ende der 60er Jahre wurde die Flip-Chip-Technik von der Firma IBM entwickelt und eingeführt. Lange Jahre war diese Technologie ausschließlich Großunternehmen vorbehalten, die über eigene Chipfertigungen und eigenentwickeltes Fertigungsequipment verfügten. Mit der zunehmenden Verfügbarkeit von Wafern wie auch den Bemühungen Waferware getestet anzuliefern und der Weiterentwicklung der Materialien und Prozesse ist es in den letzten Jahren gelungen, die Flip-Chip-Technologie auch mittelständischen Unternehmen näher zubringen. Unterstützt wurde dieser Prozess durch die Verarbeitungsmöglichkeiten von Flip Chips auf organischen Trägermaterialien sowie der Entwicklung von Low-cost-Bump-Prozessen.

Die Pepperl+Fuchs GmbH setzt bereits seit Ende der 80er Jahre Fertigungsverfahren im Bereich des Direct-Chip-Attach in ihren Produkten ein. So baute P + F bereits 1975 Näherungsinitiatoren in Dickschicht/Hybrid-Technologie und führte 1991 die Chip on board-Technologie (COB) in die Serie ein. Im Bereich der konventionellen Leiterplattenbestückung war es aufgrund des hervorstechenden Produktmerkmals der Sensoren – einer stetigen Miniatürisierung – seit jeher notwendig, die kleinsten Bauelemente zu nutzen. So wurde bereits 1999 das SMD Package 0402 erfolgreich in der Produktion eingeführt und für den Serienprozess qualifiziert.

3 Meilenstein- und Arbeitsplan

3.1 Wissenschaftlich technische Arbeitsziele

- Qualifizierung von Materialien (Flußmittel, Underfill) für die Produktion
- Qualifizierung des SMT kompatiblen In Line Assembly-Prozesses der Flip Chips als Grundlage eines prozesssicheren Underfill-Prozesses
- Qualifizierung geeigneter Lötstopplacke
- Bestimmung des First pass yields in der Serienfertigung anhand produktnaher Demonstratoren
- Erarbeitung von Prüfstandards für underfillte Chips (Flip Chip, CSP, BGA)