

Zuwendungsempfänger: ATMEL Germany GmbH	Förderkennzeichen: 01M 3057 A
Vorhabensbezeichnung: MONARCH - Entwicklung und Modellierung einer neuen Testerarchitektur	
Laufzeit des Vorhabens: 01. 11. 2001 - 31. 03. 2003	
Berichtszeitraum: 01. 11. 2001 - 31. 03. 2003	
Berichtersteller: ATMEL Germany GmbH Theresienstr. 2 74072 Heilbronn	
Bearbeiter: Andreas Lehmann, Tel.: 07131 - 67 2092 Jens Schuster, Tel.: 07131 - 67 3052	

Abschlußbericht Fördervorhaben MONARCH



Inhalt

1	Vorwort	3
2	Aufgabenstellung	4
3	Voraussetzungen für das Vorhaben	7
4	Planung und Ablauf	8
5	Wissenschaftlich-technischer Stand zu Beginn des Fördervorhabens	9
6	Zusammenarbeit	12
7	Erzielte Ergebnisse	14
7.1	Arbeitspaket 1	14
7.2	Arbeitspaket 2	15
7.3	Arbeitspaket 3	15
7.4	Arbeitspaket 4	16
7.5	Arbeitspaket 5	17
8	Verwertbarkeit der Ergebnisse	18
9	Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen	18
10	Veröffentlichungen	18

1 Vorwort

Der vorliegende fachliche Abschlußbericht des Fördervorhabens MONARCH (Entwicklung und **Mod**ellierung einer **neuen Testerarch**itektur) stellt die Grundlagen und Ergebnisse dieses Projektes bis zum vorzeitigen Widerruf des Förderbescheids zum 31. März 2003 dar.

Trotz vielfacher Rettungsversuche seitens der Projektpartner konnte ein Fortbestand des aussichtsreichen Projektes MONARCH nicht erzielt werden, da der Projektpartner SZ Testsysteme AG zunächst Insolvenz angemeldet hatte und anschließend stillgelegt bzw. aufgelöst wurde.

Diese Rettungsversuche beinhalteten nicht nur die finanzielle Unterstützung für SZ Testsysteme AG, sondern auch die Suche nach einem potentiellen Substitutionspartner. Durch die bereits erarbeiteten Grundlagen war jedoch der Einstieg eines weiteren Testsystemherstellers nicht möglich. Eine Weiterführung des Fördervorhabens ohne einen Partner aus dem ATE (**A**utomatic **T**est **E**quipment) Bereich wäre nur mit einer grundlegenden Umgestaltung der Ziele und Arbeiten machbar gewesen und somit weder im Sinne der verbliebenen Projektpartner, als auch des Fördergebers.

Im Folgenden werden daher viele der dargestellten Ergebnisse nur rudimentär verwertbaren Charakter haben. Gründe dafür liegen einerseits im vorzeitigen Ende des Vorhabens, d. h. Arbeiten konnten nicht mehr koordiniert mit den Partnern beendet werden, andererseits sind ehemalige Ansprechpartner beim Projektpartner SZ Testsysteme AG nicht mehr verfügbar und ein entsprechender Informationsaustausch nicht mehr realisierbar. Insbesondere in den Arbeitspaketen mit stark vernetzten Ansätzen innerhalb des Konsortiums sind nur ansatzweise Ergebnisse erzielt worden, die eine Implementierung in die reguläre Produktionsmeßtechnik bei ATMEL zulassen würden. Einziges erfolgreich abgeschlossenes Entwicklungsergebnis innerhalb des Konsortiums war ein, im Rahmen von Arbeitspaket 4, entstandenes Zusatzmodul zum RF Port Modul mit einer Erweiterung bis 18 GHz, das jedoch ebenfalls durch die Auflösung der SZ Testsysteme AG bedingt nie zum Einsatz kam.

2 Aufgabenstellung

Mit heutigen am Markt verfügbaren Testsystemen sind Bauelemente der nächsten Generationen nur noch unzureichend testbar, da es sich zunehmend um Komplettsysteme auf einem Chip für unterschiedliche Anwendungsgebiete handelt. Diese Tatsache verlangt nach neuen Testmethoden und damit nach Testsystemen mit erheblich gesteigerter Funktionalität.

Im Rahmen heute existierender Architekturkonzepte wäre eine erforderliche Weiterentwicklung nicht mehr realisierbar.

Eine evolutionäre Erweiterung würde zu extrem teuren und starren Supertestsystemen führen. Derartig umfangreiche Testsysteme sind bereits heute äußerst kostenintensiv und erfordern eine aufwendige Infrastruktur (z. B. Stromversorgung, Kühlung) zum Betrieb. Darüber hinaus sind sie fehleranfällig, aufwendig zu programmieren und insbesondere für mittelständische Unternehmen kaum geeignet.

Beispiele für zukünftige Komplettsysteme und zugehörige Halbleitertechnologien:

- 42 V-Kraftfahrzeug-Bordnetz: Komplexe Bauelemente, die Leistungstechnologie, spezielle Analogschaltungen und Digitalschaltungen enthalten.
- PEG (**P**assive **E**ntry **G**o) oder RKE (**R**emote **K**eyless **E**ntry): Drahtlose Sensorik, die im Test Hochgeschwindigkeits- und Signalauswertungshardware benötigt.
- Hochgeschwindigkeitsdatenübertragung über Glasfaser und andere schnelle Anwendungen nutzen die verfügbar werdende 90 GHz-Technologie (f_T).

Hieraus resultieren unterschiedliche Konsequenzen für ein zukünftiges ATE:

- Stark unterschiedliche, aber meist sehr hohe Anforderungen, führen zur Forderung nach Modularität, besonders im Testkopf des Testsystems.
- Der umfangreiche Einsatz digitaler Signalverarbeitung macht neue Kommunikationsstrukturen für die Pinelektronik notwendig.
- Neue Halbleitertechnologien erfordern genaues Erzeugen und Messen kleiner und hochfrequenter Signale. Dies bedingt eine Entwicklung neuer Konzepte für die Pinelektronik, sowie für den gesamten Testkopf.
- Neue Leistungstechnologien erfordern Messung und Bereitstellung hoher

Spannungen und Ströme.

Um die Erfüllung zukünftiger Testaufgaben optimal und kostengünstig zu gewährleisten, war ein neues Architekturkonzept zu realisieren, welches folgende Forderungen erfüllen sollte:

- Ein hoher Grad an Modularität ist zu unterstützen. Damit kann ein konkreter Tester je nach Kunde und Anwendung für einfache, sowie komplexe Meßaufgaben applikationsspezifisch zusammengestellt werden, ohne daß - wie bisher - umfangreiche Adaptionen insbesondere bei Betriebssoftware, Selbsttest und Kalibrierung nötig werden.
- Die ITRS (International Technology Roadmap for Semiconductors) fordert die Erhöhung der Zahl der Testkanäle auf über 1000. Dazu sind die Kosten pro Kanal bis zum Jahr 2005 um mindestens 25 % zu senken, für Hochfrequenzkanäle sogar um mindestens ein Drittel gegenüber dem heutigen Preisniveau. Für integrierte Schaltungen mit einer kleineren Zahl an Anschlüssen ist diese dennoch recht hohe Investition nur nutzbar, wenn mehrere Chips gleichzeitig getestet werden können (Multisite-Testing). Die Ressourcenzuordnung muß deshalb völlig neu geregelt werden, und zwar weitgehend automatisiert. Bisher ist es Stand der Technik, daß ein Prüfprogramm inklusive Loadboard zuerst einfach (Single Site) erstellt und getestet wird. Bei der Umstellung auf Multisite muß es oftmals komplett überarbeitet und auch ein neues Loadboard entwickelt werden. Dies bedeutet einen erheblicher Kosten- und Zeitaufwand. Ziel war es, ein Testprogramm schnell von Einfach- auf Mehrfachtest umstellen zu können.
- Die Entwicklung der Halbleiter im Mixed Signal-Bereich führt zur Kombination von hohen analogen Auflösungen bei gleichzeitigem Einsatz umfangreicher und leistungsfähiger Digitalfunktionen auf einem Chip. Außerdem steigt die Komplexität der eingesetzten Messungen stark an, was beides zu größeren Datenmengen führt. Die Leistungsfähigkeit der internen Verbindungen zwischen den Baugruppen der Maschine war deshalb um mindestens eine Größenordnung zu verbessern. Dazu reicht es nicht aus, nur die Datenraten zu erhöhen, es waren auch völlig neue Konzepte für die Verbindungsstrukturen selbst zu entwickeln (z. B. parallele Verarbeitung) und im Hinblick auf die neuen Testaufgaben zu optimieren.